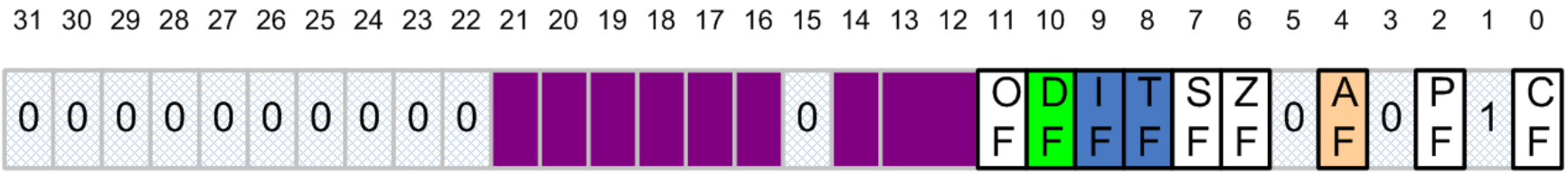
© 2023 МГУ/ВМК/СП

Лекция 4

18 февраля

© 2023 МГУ/ВМК/СП

Регистр EFLAGS

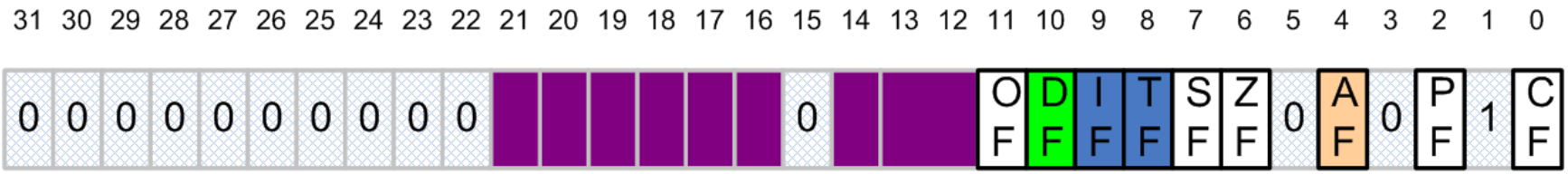


EFLAGS

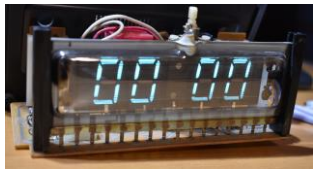
- Биты (разряды) регистра EFLAGS независимы друг от друга, каждый из сигнализирует о некотором аспекте в состоянии процессора.
- Разряды EFLAGS принято называть *флагами*
  - Флаг *взводится*, когда получает значение 1, *сбрасывается* – когда 0
- Часть флагов меняет состояние по результатам выполнения очередной машинной команды (белые и бежевый флаг)
  - Изменение флагов – побочный результат
  - Регистр EFLAGS можно рассматривать как *слово состояния*
- Часть флагов будет определять порядок выполнения следующей машинной команды (синие и зеленый флаги)
  - Регистр EFLAGS можно рассматривать как *управляющее слово*

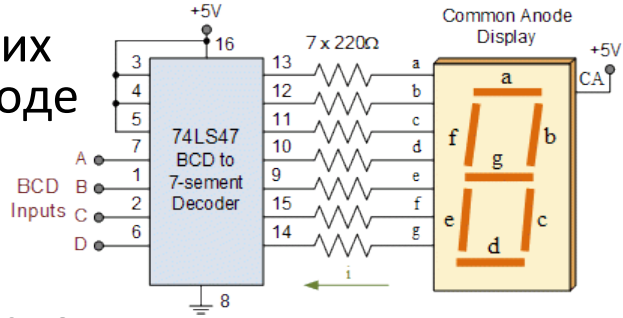
© 2023 МГУ/ВМК/СП

Регистр EFLAGS как слово состояния



EFLAGS

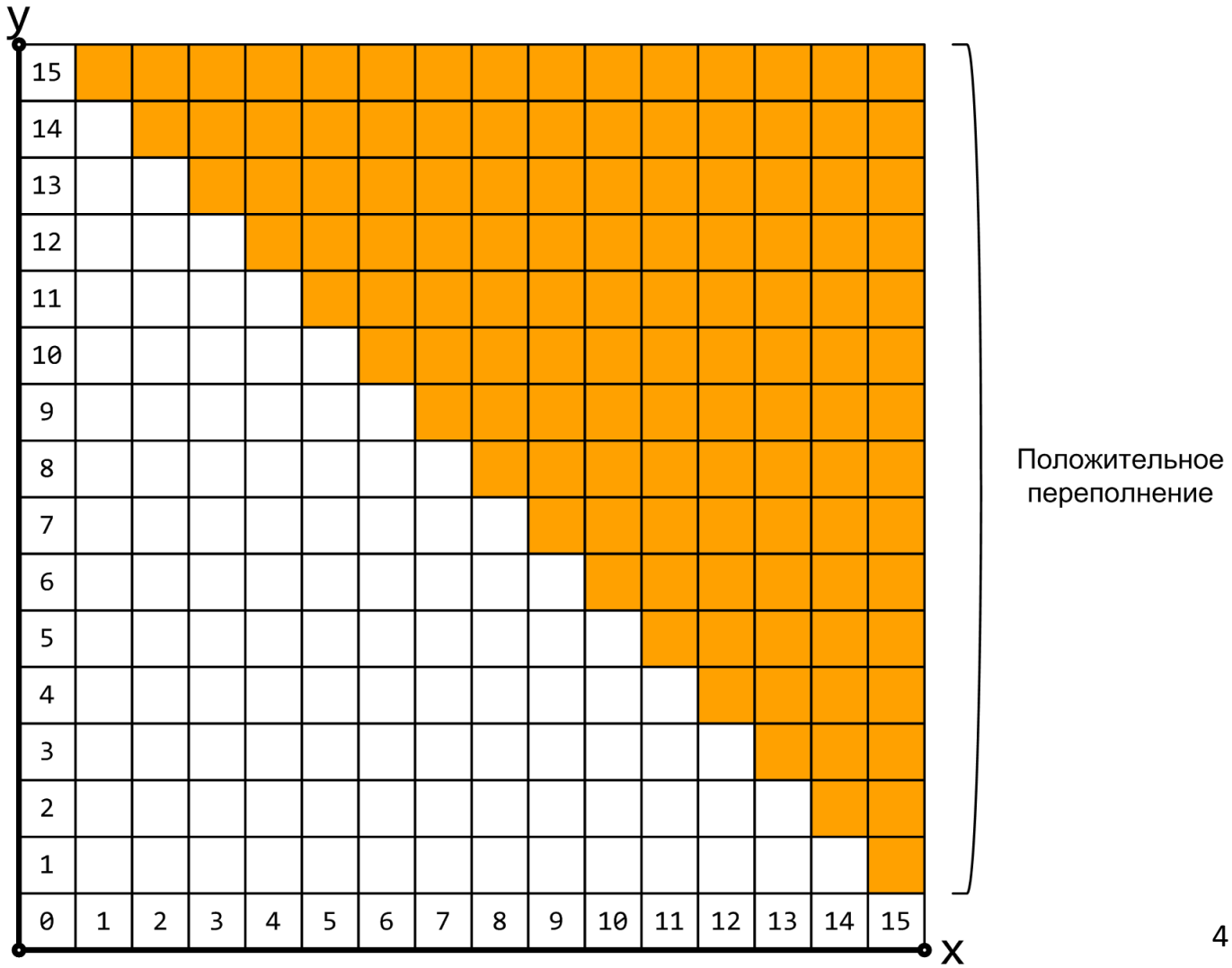




- AF – Auxiliary Carry Flag, вспомогательный флаг переноса, показывает результаты арифметических операций над числами в двоично-десятичном коде (binary-coded decimal, BCD)
- ZF – Zero Flag, нулевой результат
- SF – Sign Flag, флаг знака, взводится, когда результат вычислений – отрицательное число
- CF – Carry Flag, флаг переноса за пределы разрядной сетки (переполнение беззнаковых чисел)
- OF – Overflow Flag, флаг переполнения (знаковых чисел)
- PF – Parity Flag, флаг четности, взводится, если число 1 в младшем байте результата – чётно

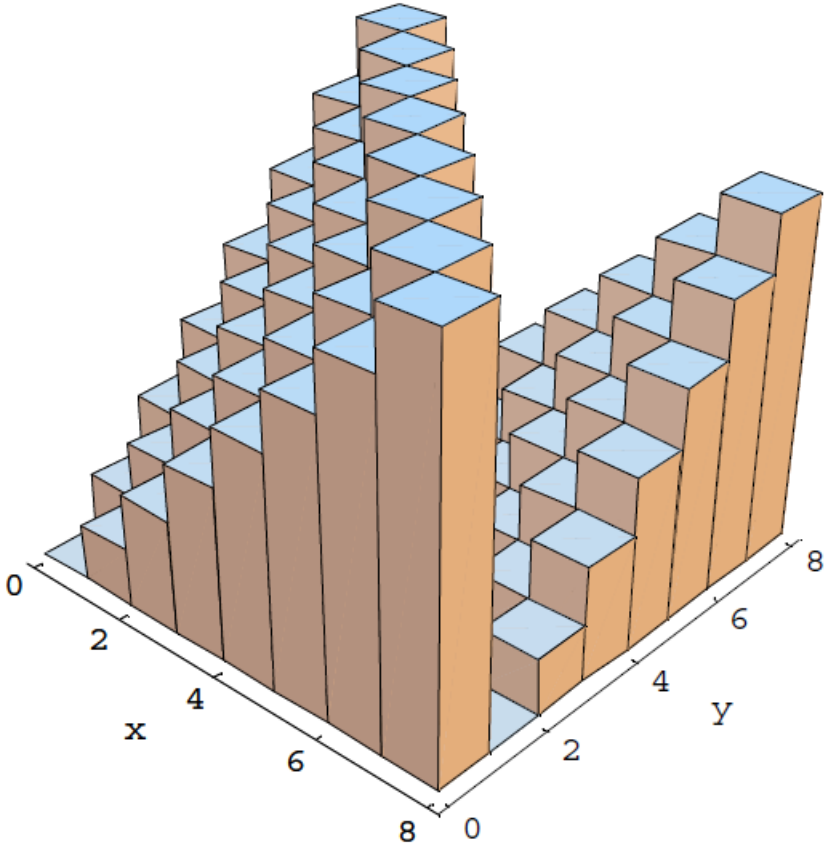
© 2023 МГУ/ВМК/СП

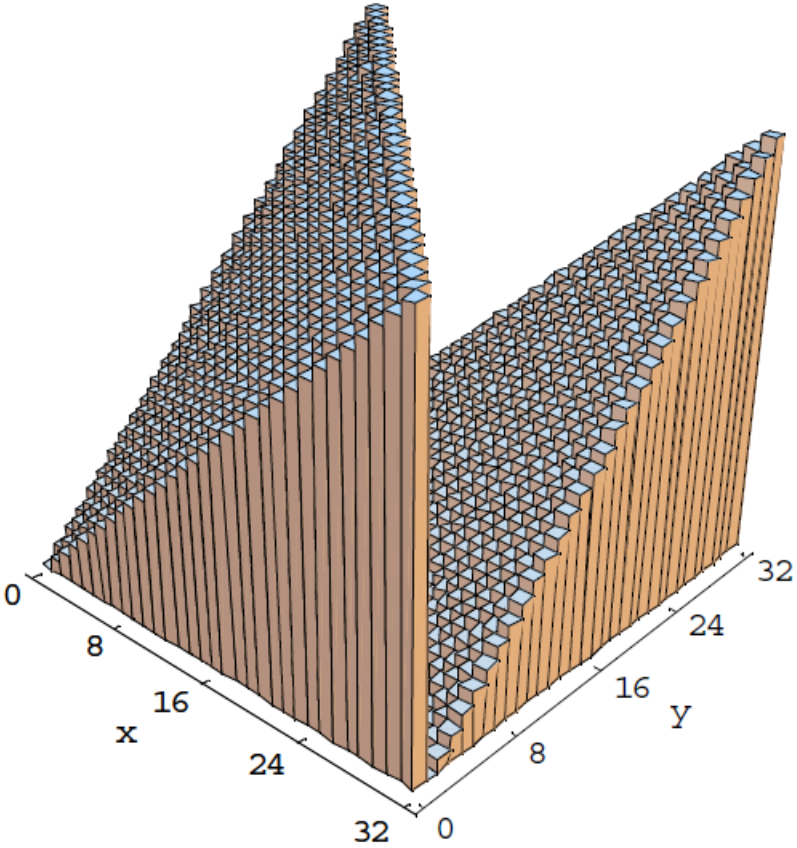
Переполнение при сложении двух беззнаковых чисел



© 2023 МГУ/ВМК/СП

Как «выглядит» переполнение в 3D?

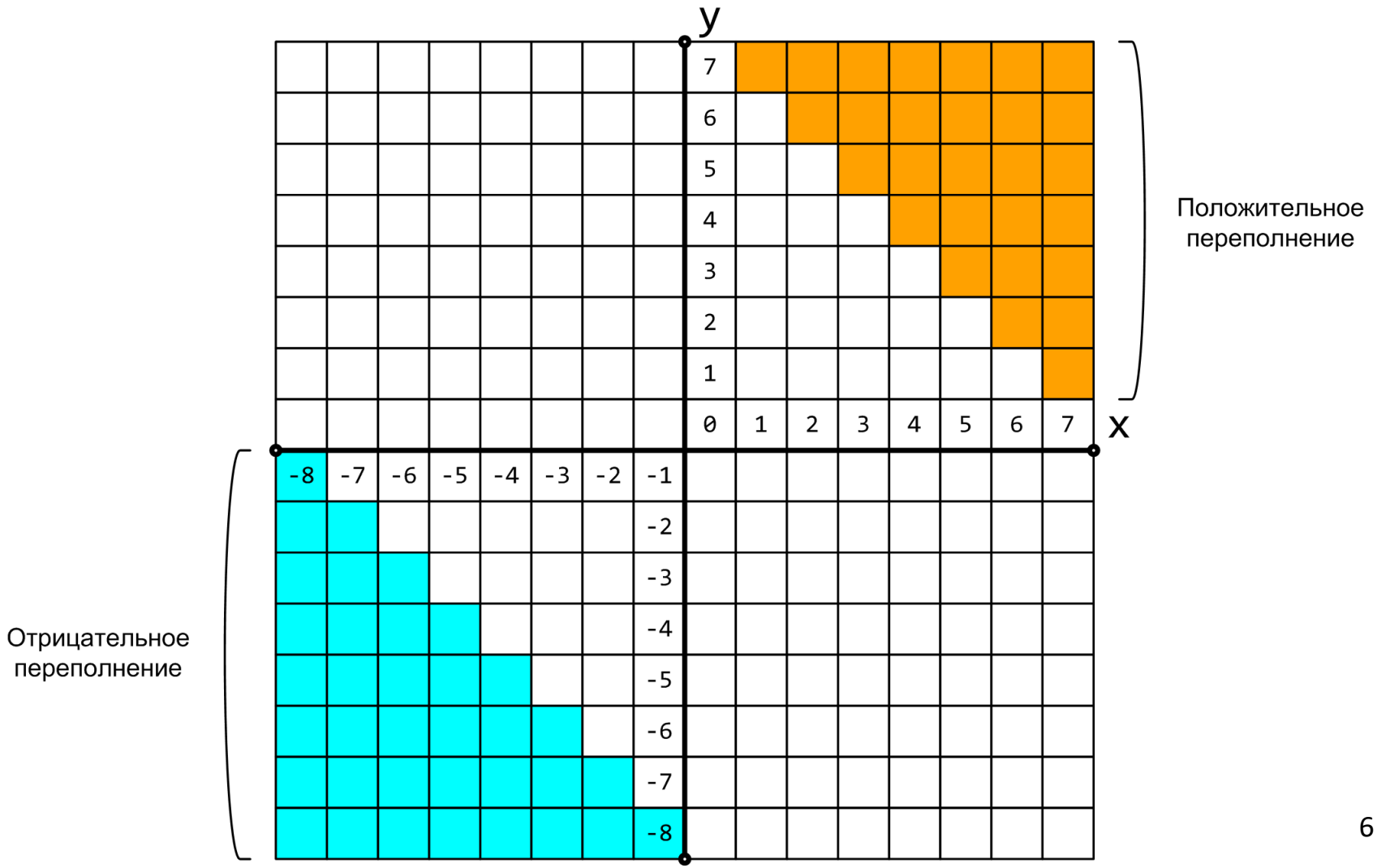




http://www.hackersdelight.org/plotsAdd.pdf

© 2023 МГУ/ВМК/СП

Переполнение при сложении двух знаковых чисел



© 2023 МГУ/ВМК/СП

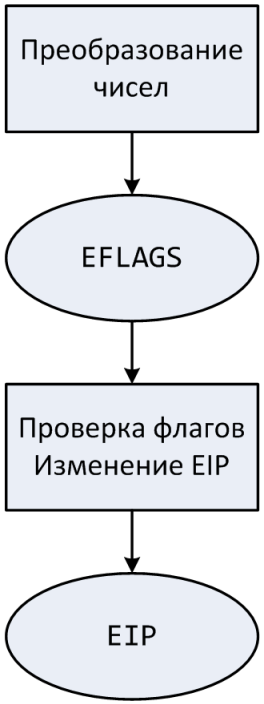
Естественный порядок выполнения

EIP	Машинный код	Длина	Ассемблерная инструкция
8048345	89 e5	2	mov ebp, esp
8048347	83 ec 10	3	sub esp, 0x10
804834a	c7 45 f0 02 00 00 00	7	mov dword [ebp-16],0x2

Прибавляем к значению регистра EIP длину в байтах декодированной команды

© 2023 МГУ/ВМК/СП

Изменение естественного порядка выполнения программы



- Арифметические операции обновляют некоторые флаги регистра EFLAGS
- CMP
  - r/m 8/16/32, i 8/16/32
  - r/m 8/16/32, r 8/16/32
  - r 8/16/32, r/m 8/16/32
- TEST
  - r/m 8/16/32, i 8/16/32
  - r/m 8/16/32, r 8/16/32
- Переходы в программе
  - Способ адресации: задается абсолютный или относительный адрес передачи управления
  - Условия выполнения: безусловная или условная передача управления
- *Безусловная* передача управления JMP
  - r/m/i 32
- *Условная* передача управления Jcc
  - i 32
  - В коде операции суффикс (condition code) кодирует условие передачи управления

Абсолютная адресация (r/m 32)	Относительная адресация (i 32)
EIP ← ОП	EIP ← EIP + ОП

© 2023 МГУ/ВМК/СП

Регистр EFLAGS и инструкции

	OF	SF	ZF	PF	CF
ADD, SUB, NEG	M	M	M	M	M
INC, DEC	M	M	M	M	
IMUL, MUL	M	–	–	–	M
IDIV, DIV	–	–	–	–	–
CBW, CWD, CDQ					
MOV, MOVSX, MOVZX					
CMP	M	M	M	M	M
TEST	0	M	M	M	0

«M» инструкция обновляет флаг (сбрасывает или устанавливает)
«–» влияние инструкции на флаг не определено
« » инструкция на флаг не влияет
«0» инструкция сбрасывает флаг

© 2023 МГУ/ВМК/СП

```
...
SECTION .text
GLOBAL CMAIN
CMAIN:
   MOV  EAX, DWORD [a]     ; (1)
   TEST EAX, EAX           ; (2)
   JE   .1                 ; (3)
   MOV  ECX, DWORD [b]     ; (4)
   TEST ECX, ECX           ; (5)
   JE   .1                 ; (6)
   CDQ                     ; (7)
   IDIV ECX                ; (8)
   SUB  DWORD [a], EDX     ; (9)
 .1:
   XOR  EAX, EAX           ; (10)
   RET                     ; (11)
```

© 2023 МГУ/ВМК/СП

Просмотр содержимого исполняемого файла

```
-bash-2.05b$ ./build_asm.sh sample3-backward.asm
-bash-2.05b$ objdump -d -M intel sample3-backward
```

```
...
080491f0 <main>:
 80491f0:       a1 38 c0 04 08          mov    eax,ds:0x804c038
 80491f5:       85 c0                   test   eax,eax
 80491f7:       74 13                   je     804920c <main.1>
 80491f9:       8b 0d 3c c0 04 08       mov    ecx,DWORD PTR ds:0x804c03c
 80491ff:       85 c9                   test   ecx,ecx
 8049201:       74 09                   je     804920c <main.1>
 8049203:       99                      cdq
 8049204:       f7 f9                   idiv   ecx
 8049206:       29 15 38 c0 04 08       sub    DWORD PTR ds:0x804c038,edx

0804920c <main.1>:
 804920c:       31 c0                   xor    eax,eax
 804920e:       c3                      ret
...
```

© 2023 МГУ/ВМК/СП

Далее…

- Архитектура фон Неймана
- Архитектура IA-32
- Вычисление арифметических выражений
- Передача управления
- **Организация вызова функций**

© 2023 МГУ/ВМК/СП

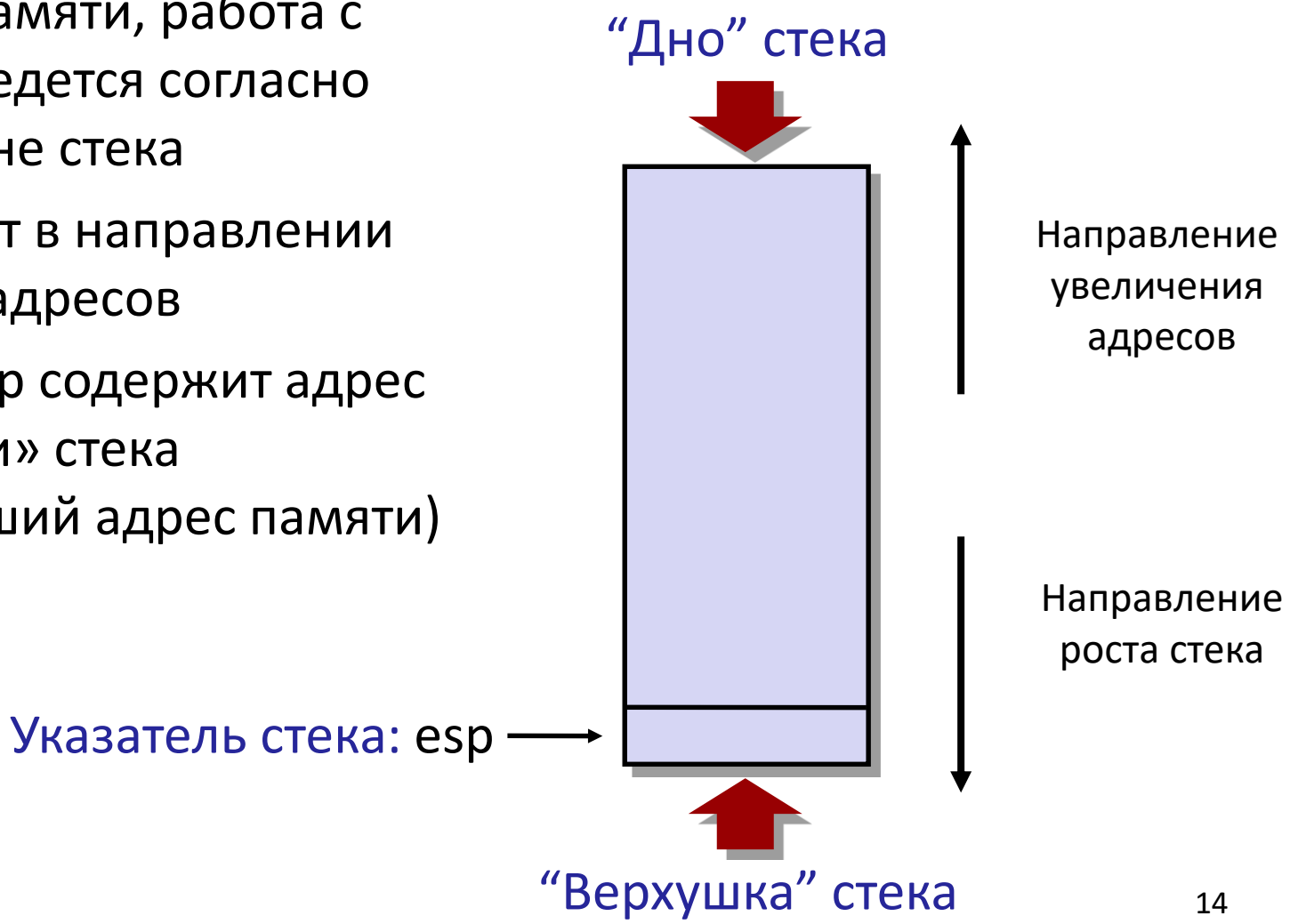
Организация вызова функций

- Вопросы
  - Передача управления и возвращение обратно
  - Вычисление значений фактических параметров и их размещение
  - Передача возвращаемого значения
  - Размещение автоматических локальных переменных
  - Порядок использование регистрового файла различными функциями
  - Какие именно машинные команды использовать для поддержки функций
- Ответы – Application Binary Interface (ABI)
  - Соглашение о вызовах (Calling Convention)

© 2023 МГУ/ВМК/СП

Аппаратный стек IA-32

- Область памяти, работа с которой ведется согласно дисциплине стека
- Стек растет в направлении меньших адресов
- Регистр esp содержит адрес «верхушки» стека (наименьший адрес памяти)

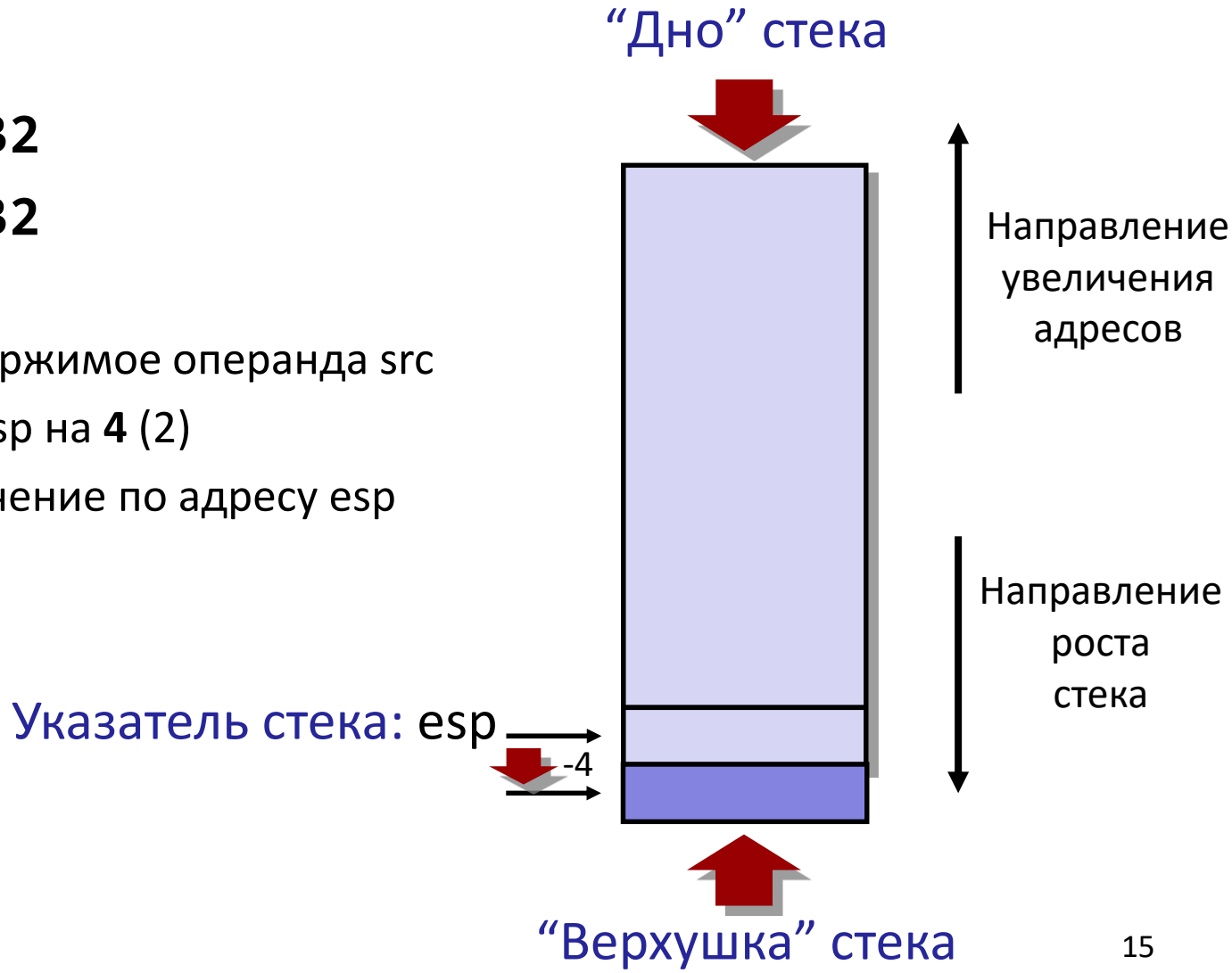


© 2023 МГУ/ВМК/СП

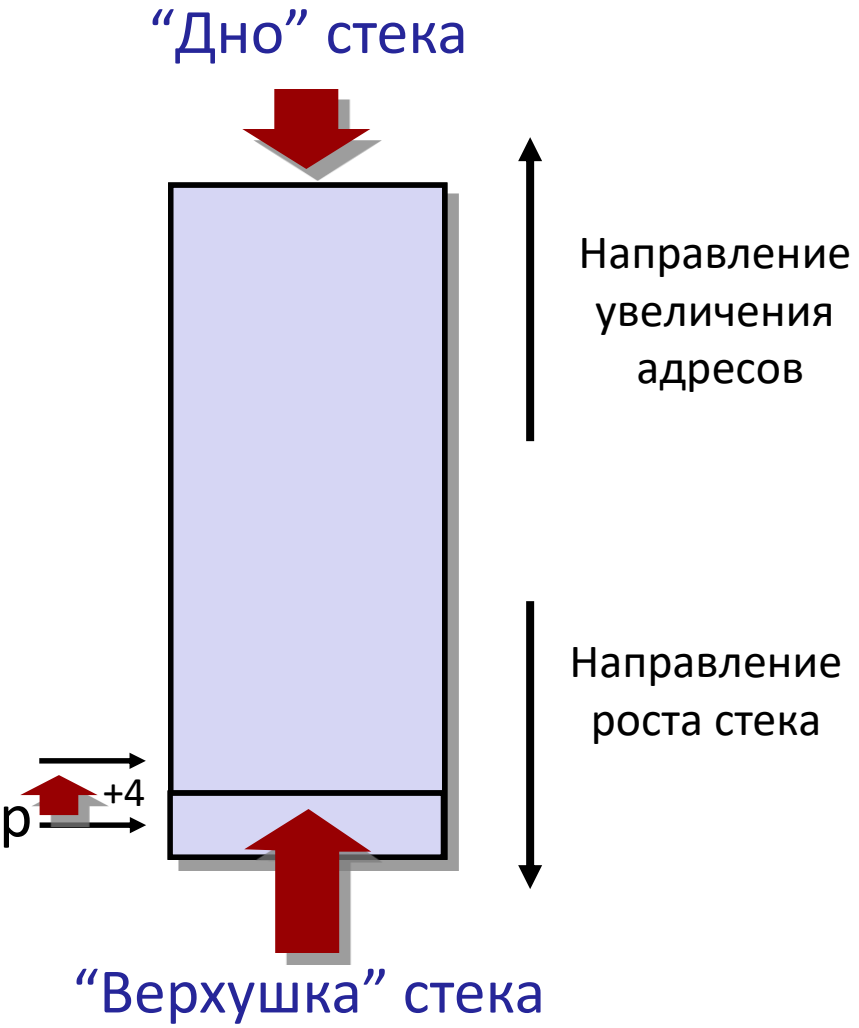
Загрузка данных в стек: Push

- `push src`
  - `r/m 16/32`
  - `i 8/16/32`

  – Извлечь содержимое операнда src
  – Уменьшить esp на **4** (2)
  – Записать значение по адресу esp



© 2023 МГУ/ВМК/СП

Выгрузка данных из стека: Pop

- `pop dst`
  - `r/m 16/`**`32`**
    - Извлечь значение по адресу esp
    - Увеличить esp на **4** (2)
    - Записать содержимое операнда dst