

Лекция 21

27 апреля

История развития x86

- 4004 – ноябрь 1971. 4-битный микропроцессор. Первый в мире коммерчески доступный однокристалльный микропроцессор.
- 8008 – апрель 1972. 8080 – апрель 1974. 8-битные процессоры.
- 8086 – 1978. Размер слова – 16 бит, ширина адресной шины – 20 бит. Адреса вычисляются с использованием сегментных регистров.
- 80186 – 1982. Добавлено несколько новых инструкций.
- 80286 – 1982. Ширина адресной шины – 24 бита, добавлено устройство контроля памяти – MMU. Процессор мог переключаться между двумя режимами – реальным и защищенным.
- 80386 – октябрь 1985. Снят с производства в 2007. Размер слова – 32-разряда. Процессор мог переключаться между тремя режимами – реальным, защищенным, виртуальным. Адресуемая память – 4 ГБ.

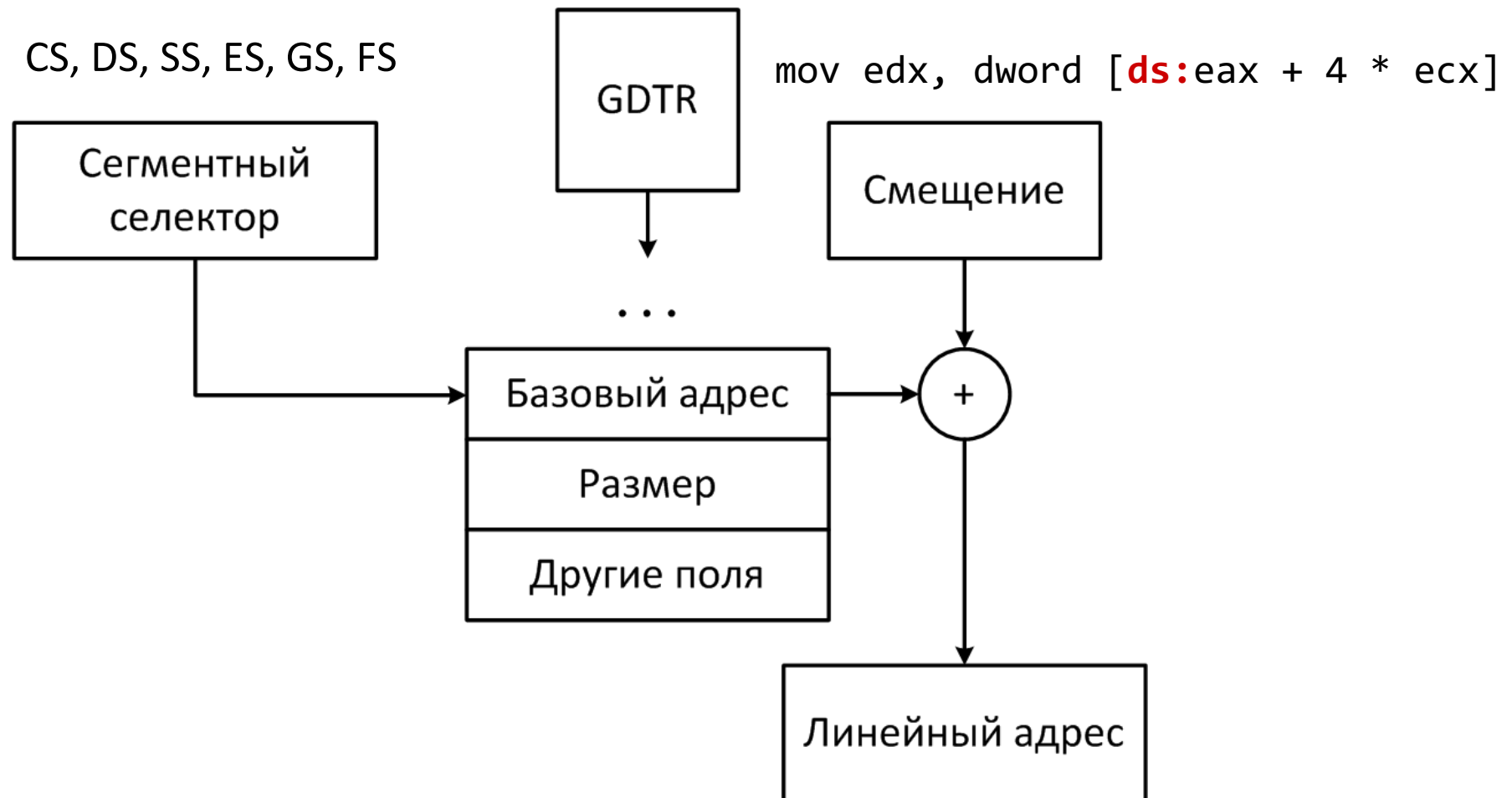
Обратная совместимость

- Обратная совместимость – свойство семейства процессоров. На более новом компьютере могут выполняться программы, рассчитанные на более ранние модели.
 - Прямая совместимость
- Линия A20. 8086 → 80286.
 - Контроллер клавиатуры Intel 8042
 - ; открываем адресную линию A20
 - in al, 92h
 - or al, 2
 - out 92h, al

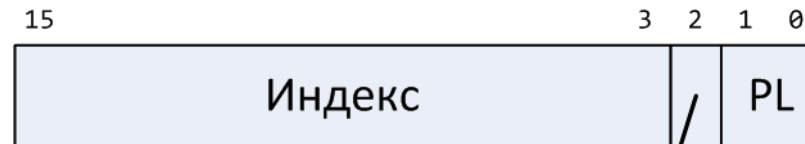
Многозадачная работа компьютера

- Привилегированный режим
 - Разделение машинных команд на две категории
- Механизм защиты памяти
- Таймер
- Механизм прерываний
 - Приоритеты прерываний
 - Одновременно произошедшие прерывания
 - Вложенные прерывания

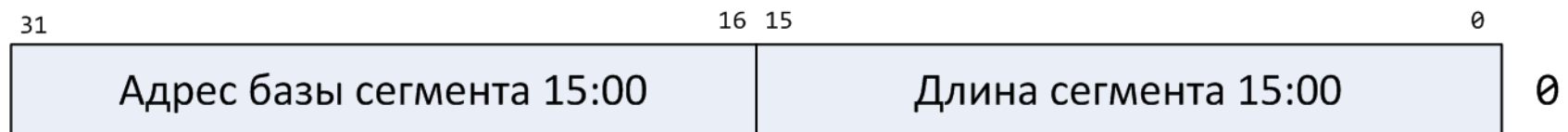
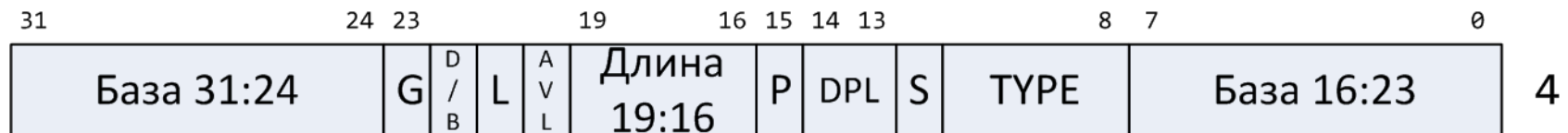
Адресация в защищенном режиме



Сегментные селектор и дескриптор



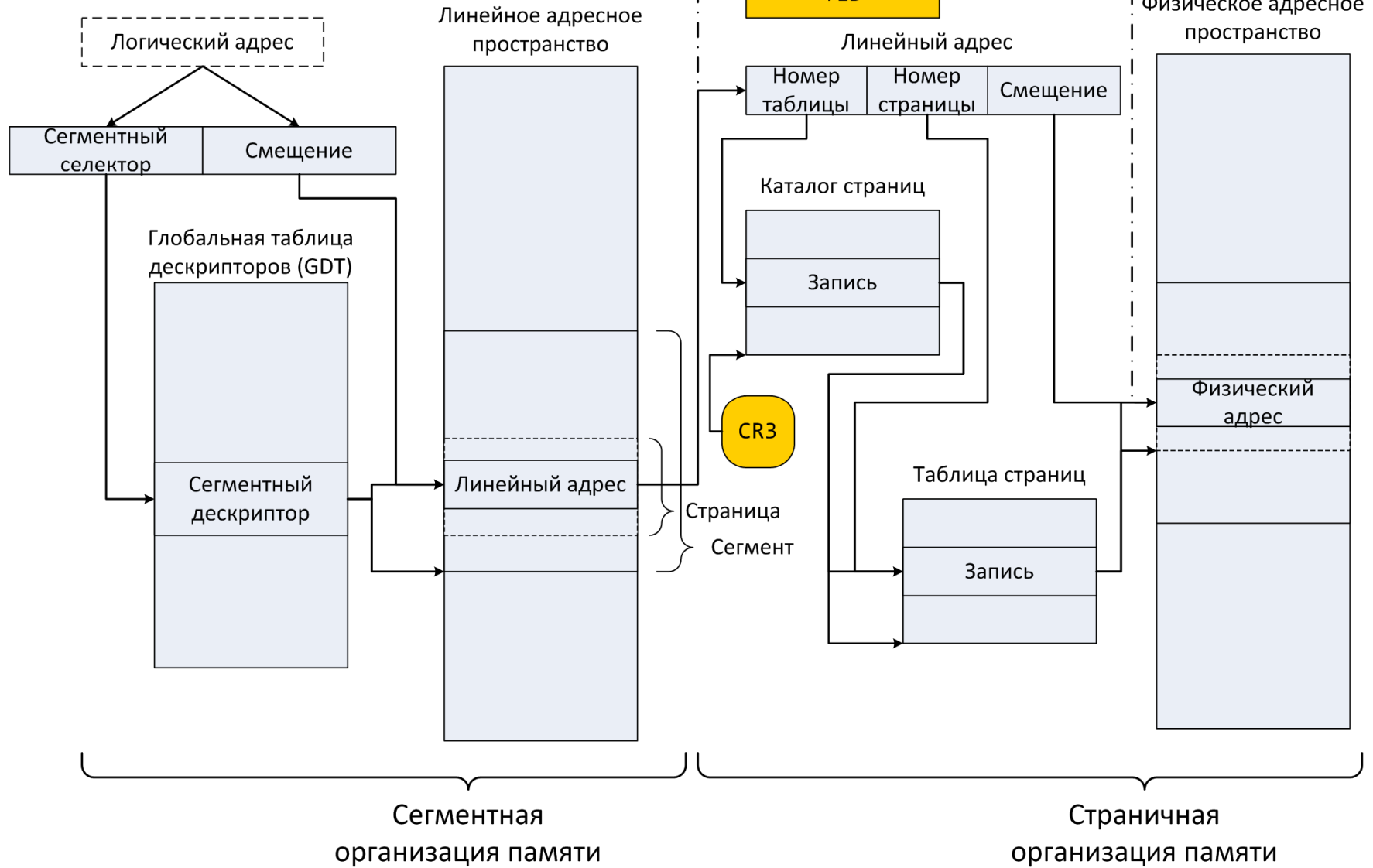
0 = GDT
1 = LDT



Страничная организация памяти

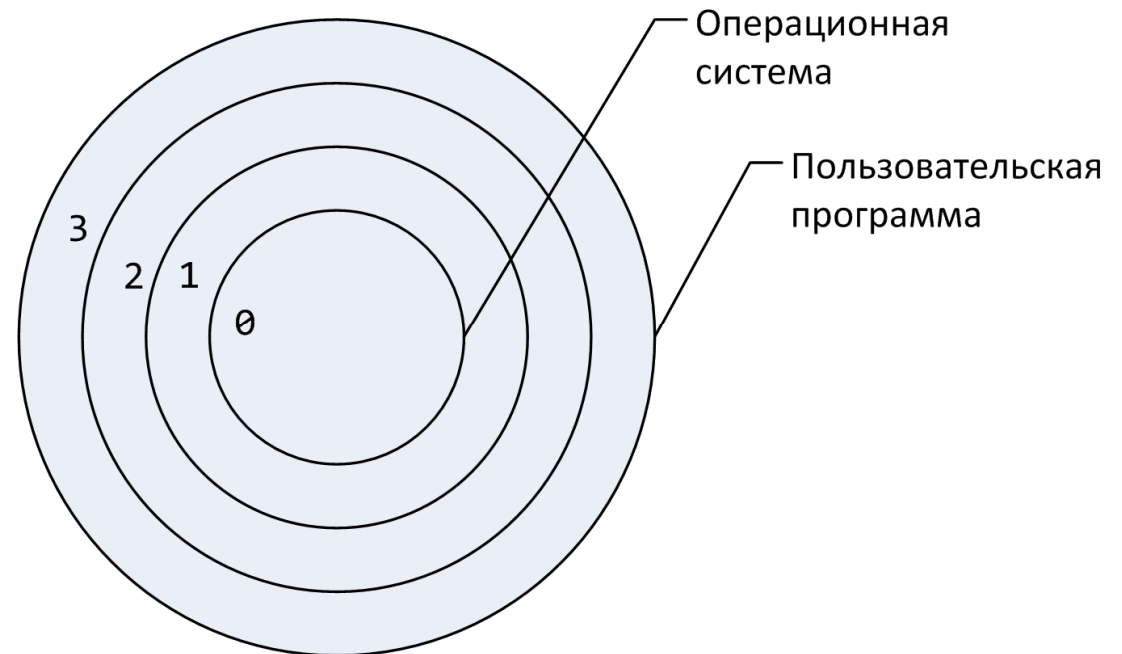
- Нехватка физической памяти
- Одновременная работа нескольких программ.
- Линейные адреса автоматически преобразуются в физические адреса.
 - Память разделена на фрагменты-страницы одинакового размера.
 - Старшие биты адреса меняются на биты, взятые из соответствующей записи таблицы страниц
- Отображение адресов выполняет ММУ

```
mov edx, dword [ds:eax + 4 * ecx]
```



Уровни защиты

- Каждый уровень привилегий обладает своим контекстом
- Стек вызовов – часть контекста
- Переход между уровнями контролируется полями PL в дескрипторах



Архитектура Intel 64

